

**Charakterystyka nauczyciela akademickiego  
prowadzącego zajęcia lub grupy zajęć na kierunku Elektronika i Telekomunikacja,  
związane z prowadzoną w uczelni działalnością naukową  
w dyscyplinie Informatyka Techniczna i Telekomunikacja  
oraz dla opiekunów prac dyplomowych**

**A. Dane prowadzącego zajęcia**

Imię i nazwisko:	Jerzy Tyszer		
Tytuł lub stopień naukowy:	prof. dr hab. inż.		
w dziedzinie:	nauki techniczne		
i dyscyplinie naukowej:	telekomunikacja		
tytuł lub stopień naukowy uzyskany w roku:	1998		
Prowadzenie badań naukowych w dyscyplinie/dyscyplinach			
Dyscyplina 1	Udział	Dyscyplina 2	Udział
informatyka techniczna i telekomunikacja	100%		%

**B. Wykaz zajęć lub grup zajęć i godzin zajęć prowadzonych na kierunku Elektronika i Telekomunikacja w roku akademickim 2019/2020**

Lp.	Nazwa przedmiotu	Poziom i rodzaj studiów	Forma zajęć	Liczba godzin zajęć
1.	Technika cyfrowa	I, stacjonarne	wykład	45
2.	Symulacja cyfrowa	I, stacjonarne	wykład	15
3.	Seminarium dyplomowe	I, stacjonarne	seminarium	30
4.	Seminarium dyplomowe	II, stacjonarne	seminarium	15

**C. Charakterystyka dorobku naukowego**

<p><b>Dorobek naukowy</b> w dziedzinie nauk inżynieryjno-technicznych w dyscyplinie informatyka techniczna i telekomunikacja obejmuje:</p> <p>współautorskie opracowanie pierwszej w świecie, wdrożonej metody kompresji danych testowych EDT, umożliwiającej wykrywanie uszkodzeń w półprzewodnikowych cyfrowych układach scalonych zawierających miliardy tranzystorów. Ponad 50% produkowanych na świecie układów ASIC, w tym ponad 90% mikroprocesorów, wykorzystuje technologię EDT opisaną w blisko 40 artykułach archiwalnych IEEE. EDT zmieniła metody projektowania systemów cyfrowych, w tym zarządzanie jakością i uzyskiem. Zmieniła także sposób kształcenia inżynierów w obszarze nowoczesnych technologii cyfrowych, zwłaszcza że test stanowi obecnie blisko 40% ceny układu scalonego wielkiej skali integracji.</p>
---

**D. Wykaz najważniejszych osiągnięć naukowych**

Lp.	Osiągnięcie naukowe	Data uzyskania
1.	E. Moghaddam, N. Mukherjee, J. Rajski, J. Solecki, J. Tyszer, J. Zawada, „Logic BIST with capture-per-clock hybrid test points”, <i>IEEE Transactions on Computer Aided Design of Integrated Circuits and Systems</i> , vol. 38, No. 6, June 2019, pp. 1028-1041.	2019
2.	M. Chen, E. Moghaddam, N. Mukherjee, J. Rajski, J. Tyszer, J. Zawada, „Hardware protection via logic locking test points”, <i>IEEE Transactions on Computer Aided Design of Integrated Circuits and Systems</i> , vol. 37, No. 12, December 2018, pp. 3020-3030.	2018

Lp.	Osiągnięcie naukowe	Data uzyskania
3.	C. Acero, D. Feltham, Y. Liu, E. Moghaddam, N. Mukherjee, M. Patyra, J. Rajski, S.M. Reddy, J. Tyszer, J. Zawada, „Embedded deterministic test points”, <i>IEEE Transactions on VLSI Systems</i> , vol. 25, No. 10, October 2017, pp. 2949-2961.	2017
4.	G. Mrugalski, J. Rajski, J. Solecki, Ł. Rybak, J. Tyszer, „Star-EDT: Deterministic on-chip scheme using compressed test patterns”, <i>IEEE Transactions on Computer Aided Design of Integrated Circuits and Systems</i> , vol. 36, No. 4, April 2017, pp. 683-693.	2017
5.	G. Mrugalski, J. Rajski, J. Solecki, J. Tyszer, C. Wang, „Trimodal scan-based test paradigm”, <i>IEEE Transactions on VLSI Systems</i> , vol. 25, No. 3, March 2017, pp. 1112-1125.	2017
6.	A. Kumar, M. Kassab, E. Moghaddam, N. Mukherjee, J. Rajski, S.M. Reddy, J. Tyszer, C. Wang, „Isometric test compression”, <i>IEEE Transactions on Computer Aided Design of Integrated Circuits and Systems</i> , vol. 34, No. 11, Nov. 2015, pp. 1847-1859.	2015
7.	W.-T. Cheng, Y. Dong, G. Gilles, Y. Huang, J. Janicki, M. Kassab, G. Mrugalski, N. Mukherjee, J. Rajski, J. Tyszer, „Scan test bandwidth management for ultralarge-scale system-on-chip architectures”, <i>IEEE Transactions on VLSI Systems</i> , vol. 23, No. 6, June 2015, pp. 1050-1062.	2015
8.	M. Filipek, G. Mrugalski, N. Mukherjee, B. Nadeau-Dostie, J. Rajski, J. Solecki, J. Tyszer, „Low power programmable PRPG with test compression capabilities”, <i>IEEE Transactions on VLSI Systems</i> , vol. 23, No. 6, June 2015, pp. 1063-1076.	2015
9.	J. Rajski, J. Tyszer, E. Moghaddam, N. Mukherjee, J. Zawada, “Test point insertion for low test pattern counts”, US patent 10,444,282.	15.10.2019
10.	J. Rajski, J. Tyszer, G. Mrugalski, J. Solecki, “Scan chain stitching for test-per-clock”, US patent 10,379,161.	13.08.2019

## E. Charakterystyka doświadczenia i dorobku dydaktycznego

### Doświadczenie i dorobek dydaktyczny obejmują:

przewodzenie zajęć w dziedzinach związanych z szeroko rozumianą teorią funkcji przełączających, w szczególności zaś dotyczących projektowania i testowania systemów cyfrowych. Odrębną dziedzinę stanowi modelowanie i symulacja cyfrowa systemów zdarzeń dyskretnych. Dokonałem istotnych zmian programowych zmierzających do pełnego zintegrowania klasycznego programu przedmiotu technika cyfrowa z najnowszymi trendami, obejmującymi zwłaszcza automatyczną syntezę układów cyfrowych, ich weryfikację i testowanie. Przedmiot stanowi nowatorskie wprowadzenie słuchaczy studiów inżynierskich w problematykę komputerowo wspomaganego projektowania układów cyfrowych VLSI.

## F. Wykaz najważniejszych osiągnięć dydaktycznych

Lp.	Osiągnięcie dydaktyczne	Data uzyskania
1.	J. Tyszer, G. Mrugalski, A. Pogiel, D. Czyst, <i>Technika cyfrowa, zbiór zadań z rozwiązaniami</i> , Wydawnictwo BTC, Legionowo, 2010, 2016, dwa wydania.	2010, 2016
2.	J. Tyszer, G. Mrugalski, <i>Technika cyfrowa, zbiór zadań z rozwiązaniami</i> , Wydawnictwo Politechniki Poznańskiej, 2002, 2004, dwa wydania.	2002, 2004
3.	J. Tyszer, <i>Układy cyfrowe, materiały pomocnicze do wykładów</i> , Wydawnictwo Politechniki Poznańskiej, 2000.	2000
4.	J. Tyszer, <i>Object-oriented computer simulation of discrete-event systems</i> , Kluwer Academic Publishers, New York, 1999.	1999
5.	J. Rajski, J. Tyszer, <i>Arithmetic built-in self-test for embedded systems</i> , Prentice Hall, New York, 1998.	1998
6.	J. Tyszer, <i>Symulacja cyfrowa</i> , Wydawnictwo Naukowo-Techniczne, Warszawa, 1991.	1991